

修 士 論 文 の 和 文 要 旨

研究科・専攻	大学院 電気通信 学研究科 電子工学 専攻 博士前期課程		
氏 名	中原 康貴	学籍番号	0932067
論 文 題 目	新しい温度制御方式を用いる SOA-DISC ゲート動作の 高速化実験研究		
<p>要 旨</p> <p>将来高速・大容量通信を実現させる為の全光デバイスの一つである半導体光増幅器（SOA）を含む遅延干渉型全光（DISC）ゲートは、超高速応答(-400Gbps)、低消費電力、集積化可能というんから、波長変換多重素子として期待され、世界各国の研究機関で注目されている。過去には 320Gbps 波長変換ゲート実験動作が報告されている。</p> <p>ゲート動作高速化の要求を満たす為には、キャリア緩和時定数の短縮と 0.3pay 程度の非線形位相シフト量を同時に得る必要がある。そのための有効な手段として提案されている SOA 注入電流増大が挙げられている。しかしチップ型 SOA を用いたゲート動作実験では、注入電流増大に伴いカップリングロスが長時間に渡り増大することで、充分な cw 光・データ光強度が得られないという問題が生じていた。これが高注入電流の妨げとなり、系統的・定量的評価の妨げとなっていた。</p> <p>本研究ではこの問題の原因を調査し、それがチップ SOA ジュール熱のマウント-ステージ伝熱による熱膨張・収縮であることを解明した。またカップリングロス増大が収束するまでの時間は、マウント-ステージが熱平衡状態に達するまでの時定数（τ2）で決定されることを導いた。負帰還に基づいた温度制御を行う際に、SOA 発熱量の増大により、ペルチェクーラの冷却量を増大させる必要があった。これにより、この冷却素子自体の発熱量もマウントへ伝熱し冷却能力を低下させており、長時間に渡りマウント-ステージが熱膨張を生じていた。</p> <p>この問題を解決する前に当研究室で使用されている、チップ型 SOA 固定・冷却用マウント設計における問題点を明示し、改良を行った。旧型設計では SOA-サーミスタ間距離に比較して、サーミスターペルチェ冷却部間距離のほうが 1/4 倍となり、負帰還温度制御の基礎である、“被制御物を常時測定し制御物を用いて制御量を負帰還することで出力信号を一定に保つ”ことが出来ず、出力信号である SOA 温度を一定に保てていなかったと考えられる。これ SOA 注入電流を増大させると、SOA 温度が定格温度を超える可能性がある。そこで、SOA-サーミスタ間距離に比較して、サーミスターペルチェ冷却部間距離を 4 倍長く改良することでこの問題を解消した。</p> <p>次に SOA 注入電流増大へ向けた、温度制御方式を提案し実装を行った。新方式温度制御では、チップ SOA 近傍に発熱源としての抵抗器を取り付けた。実験中の SOA 注入電流増減による発熱量変動に合わせて、その変動量を相殺するように抵抗器の発熱量を増減させた。結果、SOA と抵抗器の総発熱量を時間的に一定に保った。この新方式温度制御下では、SOA 発熱量が 300 mW 増大させたときに、従来方式では τ2 が 150 分以上に対し、新方式では 5 分以内に短縮することを確認した。また、カップリングロス増大量に着目すると、カップリングロスと反比例の関係にある自然放出受光強度が、従来方式では 29.6 dB 低下したのに対し新方式では 0.5 dB に抑えられ、新方式温度制御を用いるとカップリングロス増大を大きく抑制できることを実証した。またこの抑制効果は SOA 注入電流増大時ほど効果が高いことを証明した。以上より、新方式温度制御を用いた実験で、SOA 注入電流を増大での実験が可能となった。</p> <p>現時点で本研究成果を用いたチップ型 SOA（Inphenix 社製、活性層長 1000 μm）への注入電流の最大値は 300 mA であるが、過去にはカップリングロスの増大大きいが 600 mA までの注入が確認されている。今後本方式を用いることで、これを突破しより高周波な全光ゲート動作実験を行っていく。</p>			